

Dig. Sig. Verarbeitung

| 9. Digitale Signalverarbeitung |   |   |   |  |  |                             |  |   |  |                           | Microcontroller |
|--------------------------------|---|---|---|--|--|-----------------------------|--|---|--|---------------------------|-----------------|
| DS80C3XX Übersicht             |   |   |   |  |  |                             |  |   |  |                           |                 |
| FEATURES                       | DS80C310                                    | DS80C320                                    | DS80C323                                    | DS87C520   | DS87C530   | DS80C390                    | DS87C550   | DS89C420                                    | MAX7651/2  | DS6240                    |                 |
| 1 Clock-per-Machine Cycle Core |   |   |   |  |  |                             |  | Yes   |  |                           |                 |
| 4 Clock-per-Machine Cycle Core | Yes   | Yes   | Yes   | Yes  | Yes  | Yes                         | Yes  |   | Yes  | Yes                       |                 |
| Address Bus Width              | 16-bit (64KB)                               | 16-bit (64KB)                               | 16-bit (64KB)                               | 16-bit (64KB)  | 16-bit (64KB)  | 22-bit (4MB)                | 18-bit (64KB)  | 16-bit (64KB)                               | 16-bit (64KB)                                      | 22-bit (4MB)              |                 |
| Internal Program EPROM         |   |   |   | 16KB   | 16KB   |                             | 8KB  |   |  |                           |                 |
| Internal Program FLASH         |   |   |   |  |  |                             |  | 16KB*                                       | 16KB   |                           |                 |
| Internal Scratchpad RAM        | 256B  | 256B  | 256B  | 256B   | 256B   | 256B                        | 256B   | 256B  | 256B   | 256B                      |                 |
| Internal MOVX SRAM             |   |   |   | 1KB  | 1KB  | 1KB                         | 1KB  |   |  | 5KB                       |                 |
| Serial Ports                   | 1   | 2   | 2   | 2  | 2  | 2                           | 2  | 2   | 2  | 2                         |                 |
| A/D Conversion                 |   |   |   |  |  |                             | 8-channel, 10-bit  |   | 8-channel, 12-bit                                  |                           |                 |
| Pulse-Width Modulator          |   |   |   |  |  |                             | 4 x 8-bit or 2 x 16-bit                                    |   | 2 x 8-bit  |                           |                 |
| Math Coprocessor               |   |   |   |  |  | 16/32-bit                   |  |   |  | 4066-bit MAA              |                 |
| CAN 2.0B Controllers           |   |   |   |  |  | 2                           |  |   |  |                           |                 |
| External Interrupts            | 5   | 3   | 5   | 5  | 5  | 5                           | 8  | 5   | 2  | 6                         |                 |
| 16-Bit Timers                  | 3   | 3   | 3   | 3  | 3  | 3                           | 3  | 3   | 3  | 3                         |                 |
| Watchdog Timer                 | Yes   | Yes   | Yes   | Yes  | Yes  | Yes                         | Yes  | Yes   | Yes  | Yes                       |                 |
| Power-Fail Reset/Interrupt     |   | Yes   | Yes   | Yes  | Yes  | Yes                         | Yes  | Yes   | Yes  | Yes                       |                 |
| Data Pointers                  | 2   | 2   | 2   | 2  | 2  | 2                           | 2  | 2   | 2  | 2                         |                 |
| Power Management Modes         |   |   |   | Yes  | Yes  | Yes                         | Yes  | Yes   | Yes  | Yes                       |                 |
| Ring Oscillator                |   | Yes   | Yes   | Yes  | Yes  | Yes                         | Yes  | Yes   |  | Yes                       |                 |
| EMI Reduction Mode             |   |   |   | Yes  | Yes  | Yes                         | Yes  | Yes   |  | Yes                       |                 |
| Real-Time Clock                |   |   |   | Yes  | Yes  | Yes                         | Yes  | Yes   |  | Yes                       |                 |
| Nonvolatile SRAM               |   |   |   |  | Yes  |                             |  |   |  | Yes                       |                 |
| Security Lock                  |   |   |   | Yes  | Yes  |                             | Yes  | Yes   | Yes  | Yes                       |                 |
| In-System Programming          |   |   |   |  |  |                             |  | Yes   |  | Yes                       |                 |
| Self-Destruct Inputs           |   |   |   |  |  |                             |  |   |  | 2                         |                 |
| Triple DES Program Encryption  |   |   |   |  |  |                             |  |   |  | Yes                       |                 |
| Random Number Generator        |   |   |   |  |  |                             |  |   |  | Yes                       |                 |
| Pin-Package                    | 40-pin PDIP,<br>44-pin PLCC,<br>44-pin TQFP | 40-pin PDIP,<br>44-pin PLCC,<br>44-pin TQFP | 40-pin PDIP,<br>44-pin PLCC,<br>44-pin TQFP | 40-pin PDIP,<br>44-pin PLCC,<br>44-pin TQFP,<br>40-pin<br>Windowed<br>CERDIP | 52-pin PLCC,<br>52-pin TQFP,<br>52-pin,<br>Windowed<br>CERQUAD | 68-pin PLCC,<br>64-pin LQFP | 68-pin PLCC,<br>80-pin PQFP,<br>68-pin<br>Windowed<br>CLCC | 40-pin PDIP,<br>44-pin PLCC,<br>44-pin TQFP | 64-pin TQFP  | 80-pin QFP<br>100-pin QFP |                 |
| Maximum Clock Rate (MHz)       | 25  | 33  | 18  | 33   | 33   | 40                          | 33   | 33  | 32   | 25                        |                 |
| Operating Voltage (V)          | 4.5 to 5.5                                  | 4.5 to 5.5                                  | 2.7 to 5.5                                  | 4.5 to 5.5   | 4.5 to 5.5   | 4.5 to 5.5                  | 4.5 to 5.5   | 4.5 to 5.5                                  | 4.5 to 5.5<br>(MAX7651)<br>2.7 to 3.6<br>(MAX7652) | 4.5 to 5.5                |                 |

EISys Folie 1

Dr.-Ing. M. Sack

Diese Folie zeigt beispielhaft eine Übersicht über die Ausstattung der DS80C3XX-Microcontroller-Familie. Manche Prozessoren sind mit dem EMI-Reduction-Mode ausgestattet.

Ab. Leistungs elektronik

### PIC-Prozessor PIC16C6X Varianten

| PIC16C6X Features             | 61    | 62                       | 62A                      | R62                      | 63                             | R63                            | 64                       | 64A                      | R64                      | 65                             | 65A                            | R65                            | 66                             | 67                             |
|-------------------------------|-------|--------------------------|--------------------------|--------------------------|--------------------------------|--------------------------------|--------------------------|--------------------------|--------------------------|--------------------------------|--------------------------------|--------------------------------|--------------------------------|--------------------------------|
| Program Memory (EPROM) x 14   | 1K    | 2K                       | 2K                       | —                        | 4K                             | —                              | 2K                       | 2K                       | —                        | 4K                             | 4K                             | —                              | 8K                             | 8K                             |
| (ROM) x 14                    | —     | —                        | —                        | 2K                       | —                              | 4K                             | —                        | —                        | 2K                       | —                              | —                              | 4K                             | —                              | —                              |
| Data Memory (Bytes) x 8       | 36    | 128                      | 128                      | 128                      | 192                            | 192                            | 128                      | 128                      | 128                      | 192                            | 192                            | 192                            | 368                            | 368                            |
| I/O Pins                      | 13    | 22                       | 22                       | 22                       | 22                             | 22                             | 33                       | 33                       | 33                       | 33                             | 33                             | 33                             | 22                             | 33                             |
| Parallel Slave Port           | —     | —                        | —                        | —                        | —                              | —                              | Yes                      | Yes                      | Yes                      | Yes                            | Yes                            | Yes                            | —                              | Yes                            |
| Capture/Compare/PWM Module(s) | —     | 1                        | 1                        | 1                        | 2                              | 2                              | 1                        | 1                        | 1                        | 2                              | 2                              | 2                              | 2                              | 2                              |
| Timer Modules                 | 1     | 3                        | 3                        | 3                        | 3                              | 3                              | 3                        | 3                        | 3                        | 3                              | 3                              | 3                              | 3                              | 3                              |
| Serial Communication          | —     | SPI/<br>I <sup>2</sup> C | SPI/<br>I <sup>2</sup> C | SPI/<br>I <sup>2</sup> C | SPI/I <sup>2</sup> C,<br>USART | SPI/I <sup>2</sup> C,<br>USART | SPI/<br>I <sup>2</sup> C | SPI/<br>I <sup>2</sup> C | SPI/<br>I <sup>2</sup> C | SPI/I <sup>2</sup> C,<br>USART |
| In-Circuit Serial Programming | Yes   | Yes                      | Yes                      | Yes                      | Yes                            | Yes                            | Yes                      | Yes                      | Yes                      | Yes                            | Yes                            | Yes                            | Yes                            | Yes                            |
| Brown-out Reset               | —     | —                        | Yes                      | Yes                      | Yes                            | Yes                            | —                        | Yes                      | Yes                      | —                              | Yes                            | Yes                            | Yes                            | Yes                            |
| Interrupt Sources             | 3     | 7                        | 7                        | 7                        | 10                             | 10                             | 8                        | 8                        | 8                        | 11                             | 11                             | 11                             | 10                             | 11                             |
| Sink/Source Current (mA)      | 25/20 | 25/25                    | 25/25                    | 25/25                    | 25/25                          | 25/25                          | 25/25                    | 25/25                    | 25/25                    | 25/25                          | 25/25                          | 25/25                          | 25/25                          | 25/25                          |

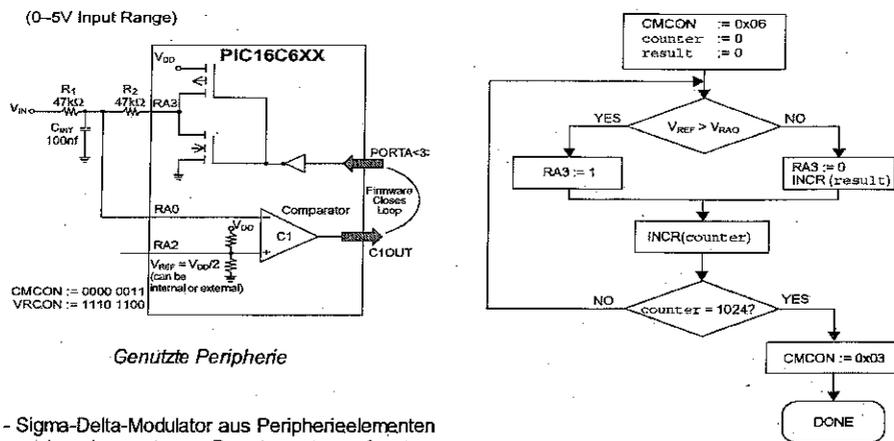
PLL !

PIC-Prozessoren stellen eine andere weit verbreitete Microcontroller-Familie dar.

Frequenzvariation → verschieben außerhalb des Empfindlichkeitsbereichs

Wart an den Abertakungstakt eines Cycles gleich empfindlich

## PIC-Prozessor: Sigma-Delta ADC



Diese Folie zeigt ein Beispiel für eine einfache Implementierung eines Sigma-Delta-Converters, das nur die gängige Hardware eines Microcontrollers nutzt.

Als Integrierer dient ein RC-Glied, die Differenzbildung erfolgt durch die Ströme durch R1 und R2.

Als 1-Bit-Analog-Digital-Wandler arbeitet der Komparator C1. Die Schaltung arbeitet mit einem Offset entsprechend der halben Betriebsspannung, die der Vergleichsspannung des Komparators entspricht. Also erhält man bei halber Betriebsspannung am Messeingang halbe Aussteuerung.

Ein Ausgang arbeitet als 1-Bit-Digital-Analog-Wandler. Die Rückkopplungsschleife wird über die Software geschlossen. Die Taktung des Komparators geschieht ebenfalls durch die Software (verarbeitungsbedingt).

Die Genauigkeitsanforderungen an die Bauteile sind unkritisch, da die Schaltung per Software abgeglichen werden kann. Allerdings ist Langzeitstabilität gefordert.

Die Tiefpassfilterung ist durch einen Zähler realisiert, der nach dem Prinzip der Mittelwertbildung arbeitet.

In einer Schleife erfolgt die Abfrage des Komparators. Der Ausgang zur Digital-Analog-Wandlung wird entsprechend der Abfrage geschaltet. Wenn das Eingangssignal größer als die Vergleichsspannung ist, wird der Ergebniszähler inkrementiert, ein Schleifenzähler zählt alle Schleifendurchläufe. Nach 1024 Durchläufen verlässt das Programm die Schleife und das Wandlungsergebnis wird ausgegeben. Um unabhängig von den Verzweigungen immer die gleiche Schleifenzurechlaufzeit zu bekommen, sind zusätzliche Befehle zum Füllen der Lücken eingefügt.

Das Wandlungsergebnis wird von folgenden Fehlerquellen beeinflusst:

$R_{DS,ON}$  der Treiberstufe ist temperaturabhängig (Zunahme von 100 Ohm auf 200 Ohm im Temperaturbereich von 20°C bis 70°C).

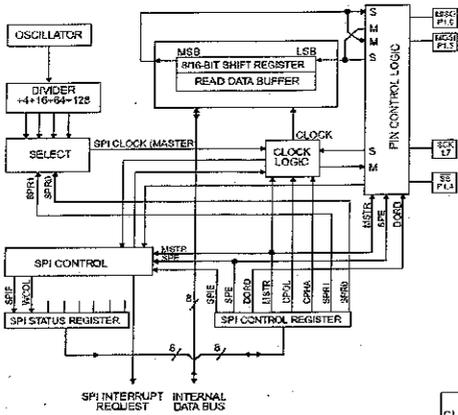
Der RA0-Port weist einen Leckstrom (1 nA ... 0,5 µA, temperatur- und bauteilabhängig) auf, der sich auf die Integration auswirkt.

Der Ausgang besteht aus einem p-Kanal- und einem n-Kanal-MOSFET. Die unterschiedlichen  $R_{DS,ON}$  bewirken eine Offsetspannung am Ausgang.

Die Vergleichsspannung am Komparator ist der Betriebsspannung entnommen und schwankt mit dieser. Die Spannung wird durch interne Widerstände geteilt. Abhilfe schafft die Verwendung einer externen Spannungsreferenz.

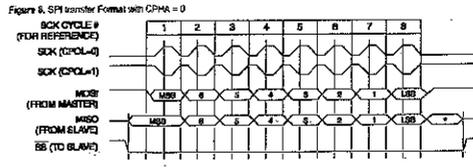
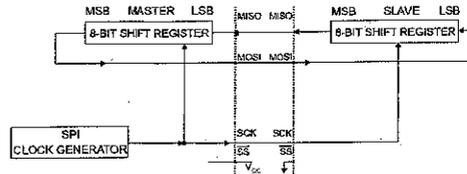
Der Kondensator kann Leckströme aufweisen, die bei einem Folien- oder Keramik Kondensator aber gering sind.

Der Komparator-Offset ist zu 10 mV spezifiziert (verursacht 0,2 % Fehler).



### SPI-Bus Serial Peripheral Interface Bus

- Eigenschaften:**
- Synchrone Datenübertragung (Takt SCLK)
  - Separate Datenleitungen:  
MOSI: Master Out / Slave In  
MISO: Master In / Slave Out
  - Separate Auswahlleitungen für jeden Slave (SS)



**Anwendung:**

- Zugriff auf lokale Peripherie (ADC, EEPROM etc)
- Möglicher Port für In-System Programmierung
- 80C51: Zugriff über SFR

Der SPI-Bus (Serial peripheral bus) verbindet Peripheriebaugruppen die sich in räumlicher Nähe zum Microcontroller befinden.

Der Bus arbeitet mit synchroner Datenübertragung. Dabei liefert der Master den Takt. Die Polarität ist wählbar; die Daten sind wahlweise bei high-oder low-Pegel gültig.

Für jede Datenrichtung gibe es eine Leitung: MOSI: Master out, slave in; MISO: Master io,slave out.

Diese Leitungen können zu mehreren Peripheriegeräten führen. Die Peripherieauswahl geschieht über separate Steuerleitungen, eine für jedes angeschlossene Gerät (slave)..

*Integrität über Checksummen*



9. Leistungselektronik Schalt Elemente

## Der Thyristor

Doping concentration vs. Axial distance. Regions: n<sup>+</sup> (in cathode region), p<sup>+</sup> (in gate region), p-base, n-base, p-base, anode p<sup>+</sup>. Dimensions: 100 μm, 1200 μm, 100 μm.

- 4-Schicht-Element: pnpn-Schichtfolge

**Einschalten:**

- Steuerstrom am Gate
- Spannungserhöhung bis zur Kippspannung
- Schnelle Spannungsänderung
- Licht auf Basis

**Ausschalten:**

- Unterschreiten des Haltestroms
- Kommutieren des Anodenstroms (Umpolen der Spannung)
- Kommutieren des Anodenstroms unterstützt durch negativen Steuerstrom am Gate

EISys Folie 6 Dr.-Ing. M. Sack

Schalten von größeren Leistungen:

Thyristoren:

Der Thyristor ist ein Vierschicht-Element. Das linke Diagramm zeigt das Dotierungsprofile entlang der Thyristortablette. Die pnpn-Struktur besitzt an den Außenbereichen eine hohe Dotierung. Sie bilden die Emitter. Die niedrigeren Dotierungen im Innern bilden die Basen. Der p-Emitter (rechts) arbeitet als Anode, der n-Emitter (links) als Kathode. Im Ersatzschaltbild lässt sich die pnpn-Struktur als zwei gegeneinander verschaltete Transistoren (nnp und pnp-Typ) darstellen.

Sperren:

In Vorwärtsrichtung ist der mittlere pn-Übergang in Sperrrichtung gepolt. Ohne Spannung diffundieren Elektronen aus der n-Zone in die p-Zone. Die zurück bleibenden Donatoren bilden eine positive Raumladung die Löcher aus der p-Zone diffundieren in die n-Zone. So entsteht eine negative Raumladungszone in der p-Zone. Die Raumladung baut ein Gegenfeld auf, das die Diffusion stoppt (Diffusionsstrom = Feldstrom). Im Bereich der Raumladungszone kommt es zu einer Verarmung an Ladungsträgern. Liegt eine Spannung in Sperrrichtung an, entfernen sich die Ladungen weiter vom pn-Übergang, die Verarmungszone wächst. Es fließt nur ein geringer Sperrstrom: 1. durch Minoritätsträger, die durch Diffusion in das Feld der Sperrschicht geraten (d.h. Löcher in der n-Zone und Elektronen in der p-Zone), 2. durch Ladungsträgergeneration in der Sperrschicht.

Der Sperrstrom nimmt mit Kristallgitterschwingungen exponentiell zu.

Bei zu hoher Spannung kommt es zum Lawinendurchbruch. Dabei erhalten die Ladungsträger in der Sperrschicht ausreichend Energie um weitere Ladungsträgerpaare durch Ionisation zu erzeugen.

Wird der mittlere pn-Übergang in Durchlassrichtung gepolt, haut sich das sperrende E-Feld ab. Es kommt zur Ladungsinjektion in diesen Bereich indem Löcher aus der p-Zone in die n-Zone und Elektronen in umgekehrter Richtung wandern. Die Zahl der injizierten Ladungsträger nimmt mit steigender Temperatur zu, die Spannung über dem pn-Übergang fällt.

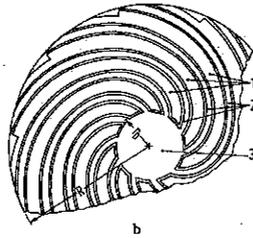
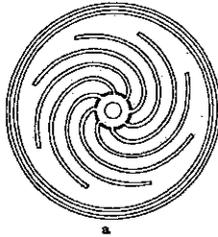
In Sperrrichtung der Thyristor-Struktur sind 2 pn-Übergänge gesperrt. Beim Anlegen der Sperrspannung kommt es zu einem kurzen kapazitiven Verschiebungsstrom infolge der Ladungstrennung. Da die Steuerbasis höher dotiert ist, hat der dortige pn-Übergang eine geringere Durchbruchspannung. Der in Flussrichtung gepolte mittlere pn-Übergang injiziert Elektronen in die p-Basis und Löcher in die n-Basis. Diese Ladungen fließen über die Emitterzonen ab, wohin sie durch das Feld transportiert wurden. Nahe der Durchbruchspannung der sperrenden pn-Übergänge können injizierte Ladungen Ladungsträger generieren. Dies ist im gateseitigen pn-Übergang immer der Fall, das die Durchbruchspannung wegen hoher Dotierung niedrig ist. Folglich arbeitet dieser Übergang im Durchbruch, der andere Übergang bestimmt das Sperrverhalten.

Befindet sich der Thyristor sperrend in Durchlassrichtung, sperrt der mittlere pn-Übergang. Beim Aufbau der Sperrschicht geraten die andere pn-Übergänge in Flussrichtung. Löcher wandern zum Kathodenkontakt, Elektronen zum Anodenkontakt. Die Zeitdauer für diesen Ausgleichsvorgang beträgt etwa  $10^{-10}$  s. Das Sperrverhalten bestimmt der mittlere pn-Übergang.

Einschalten:

Ein Strom in den Steuereingang steuert den katodenseitigen pn-Übergang stärker in Flussrichtung. Er kommt zu einer Injektion von zusätzlichen Elektronen in die p-Basis, die von einströmenden Löchern neutralisiert werden. Es kommt zu einem Ladungsträgerüberschuss in der Basis. Dabei tritt ein Dichtegefälle zunächst nahe dem katodenseitigen pn-Übergang, dann über die ganze Basis auf. (...)

## Thyristor: Gate

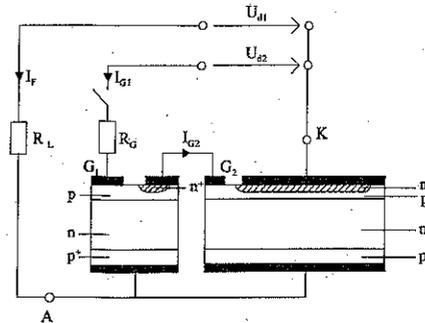


## Thyristoren für große Ströme:

- zul. Stromdichte des Halbleitermaterials durch Wärmeabfuhr begrenzt
- Hohe Ströme  $\rightarrow$  große Fläche nötig
- zulässige Stromteilheit begrenzt durch Abbauzeit der Sperrschicht
- Schnellerer Sperrschichtabbau: Finger- oder Streifengates (kürzere Wegstrecke)

## Amplifying Gate

- Für schnelles Durchzünden großer Strombedarf erforderlich.
- Daher: Vorschalten von Hilfsthystoren
- Integration in eine einzige Si-Tablette



(...) Ladungsträger (Elektroden und sie neutralisierende Löcher) diffundieren zur mittleren Sperrschicht, wo die Elektronen durch das Feld zur n-Basis transportiert werden, die Löcher werden zur p-Basis zurückgedrängt. Diese Ladungen neutralisieren die Raumladung am mittleren pn-Übergang teilweise, und die Sperrspannung wird reduziert. Beim Trennen der Ladungsträgerpaare in der Sperrschicht steigt der Anodenstrom an. Von dem p-Gebiet nahe der Anode fließen Löcher in die n-Basis, erzeugen in der p-Basis ein Konzentrationsgefälle, dem die Löcher folgen, und zur mittleren Sperrschicht diffundieren. Die Löcher werden dann vom E-Feld zur p-Basis gezogen, die Elektronen verbleiben in der n-Basis. Die Löcher, die zur p-Basis transportiert wurden, wirken wie ein Steuerstrom und die innere Stromrückkopplung setzt ein. Der Strom steigt exponentiell an. Wenn die Spannung über dem Thyristor abnimmt (Spannungsabfall an der Last), nimmt damit die Spannung über dem mittleren pn-Übergang ab, die Breite der Sperrschicht nimmt ab, schließlich ist die Sperrschicht abgebaut und der pn-Übergang in Durchlassbetrieb. Je mehr Spannung an der Last anliegt, umso mehr wird der Strom von der Last bestimmt bzw. begrenzt. Wenn der Strom von außen eingeprägt ist, halten sich Generation und Rekombination von Ladungsträgern in den Basen die Waage.

## Weitere Einschaltmöglichkeiten:

## Überschreiten der Kippspannung:

Im mittleren pn-Übergang fließt ein Sperrstrom im Milliampere-Bereich, mehr Elektronen treten in die n-Basis ein als sie verlassen. Dadurch wird die n-Basis negativ aufgeladen und der pn-Übergang geht in Flussrichtung.

Schneller Spannungsanstieg: Ein kapazitiver Verschiebungsstrom, bedingt durch Aufladung und kapazitätsänderung der Sperrschichtkapazität injiziert Ladungen in der Basiszone, die wie ein Gate-Strom wirken.

Lichttriggerung: Eine Ladungsträgergeneration in der Basis infolge von Lichteinfall wirkt wie ein Steuerstrom.

## Abschalten des Thyristors:

Geprägt vom zeitlichen Abbau der Ladungen werden Überschussladungen soweit abgebaut, dass sie kleiner sind als die kritische Ladung für das Durchschalten. Die Abbauzeit entspricht der Freiwerdzeit, sie ist abhängig von der Abschaltmethode:

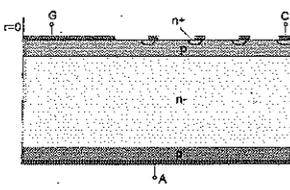
Beim Abschalten des Anodenstroms durch Öffnen des Lastkreises kommt es zu einem Ladungsträgerabbau durch Rekombination mit exponentiellem Abfall der Ladungsträgerdichte. Maßgeblich ist die schwach dotierte Basis.

Beim Kommutieren des Anodenstroms durch Umpölen der treibenden Spannung werden Ladungsträger abgesaugt (aus p-Emitter Löcher, aus n-Emitter Elektronen), bis die Emitter Sperrspannung übernehmen, d.h. Ladungen im Bereich der Emittersperrschichten abgebaut sind. Unterstützt man das Kommutieren des Anodenstroms zusätzlich durch einen negativen Gate-Steuerstrom, werden Löcher zusätzlich aus der Basis abgesaugt.

Zum Schalten großer Ströme benötigt man eine große Thyristortablette, da die zulässige Stromdichte des Halbleitermaterials durch die Wärmeabfuhr begrenzt ist. Beim Einschalten breitet sich der Zusammenbruch der Sperrschicht vom Gate her mit einer Geschwindigkeit von  $0,05 \dots 0,1 \text{ mm}/\mu\text{s}$  aus. Das bedeutet, dass ein großflächiger Thyristor eineige 100 ns zum Einschalten bräuhete. Wenn der Strom zu schnell ansteigt, führt bereits ein Teilbereich einen zu großen Strom. Es kommt zu einer lokalen Überhitzung und Zerstörung. Daher muss der Stromanstieg beim Einschalten entsprechend begrenzt werden. Mit einer verzweigten Gate-Struktur kann man den Sperrschichtabbau beschleunigen. Die Abbauwelle der Sperrschicht muss dann nur noch bis zur Mitte benachbarter Gatekontaktierungsbereiche laufen.

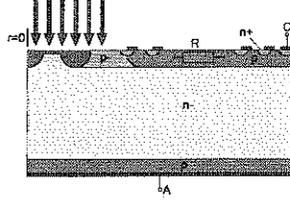
Für ein schnelles Durchzünden ist ein höherer Steuerstrombedarf erforderlich. Man schaltet daher Hilfsthystoren vor, sog. amplifying-gate-Struktur. Die Hilfsthystoren können auf der selben Thyristortablette wie der Hauptthyristor integriert werden.

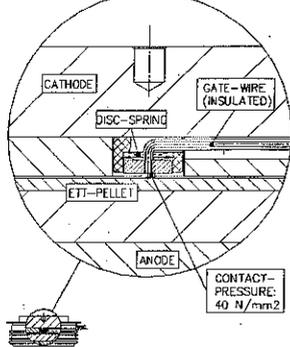
### Thyristor: Gate-Strukturen im Vergleich

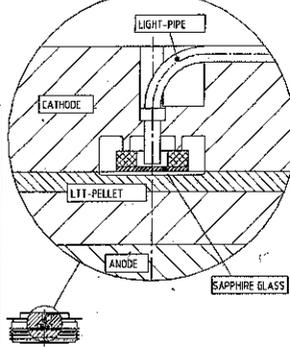


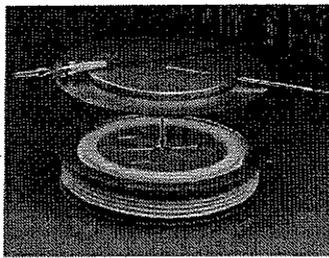
**Stromtriggerung - Lichttriggerung**

- Nahezu gleicher Aufbau
- Mehrere Amplifying Gate-Strukturen
- Lichttriggerung:  
Ladungsträgertrennung im Gate, wenn Photonenenergie größer als der Bandabstand ist.
- Lichtgetriggert Thyristor:  
Zusätzlich Überspannungsschutz durch definierte Zündung.









EISys Folie 8

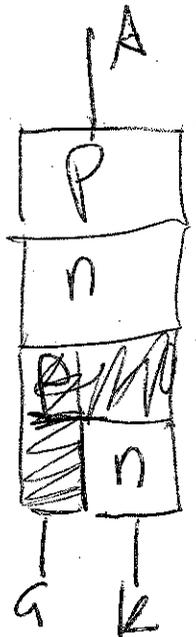
Dr.-Ing. M. Sack

Diese Folie zeigt die Gate-Strukturen eines licht-getriggerten- und eines elektrisch getriggerten Thyristors im Vergleich.

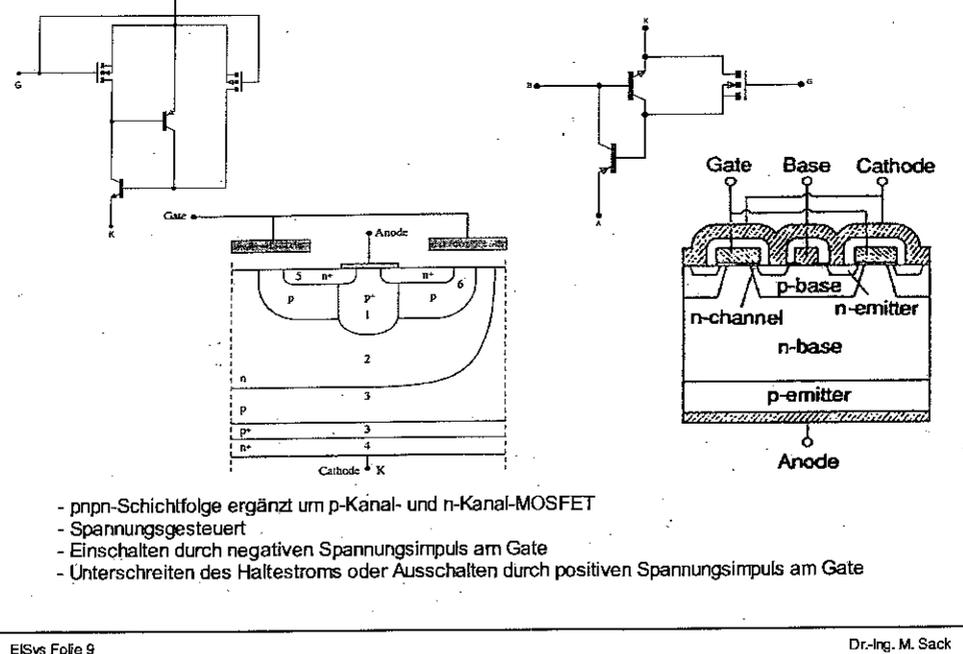
Beide Strukturen besitzen einen nahezu gleichen Aufbau. Sie weisen mehrere Amplifying-gate-Strukturen auf. Bei Lichttriggerung kommt es zu einer Ladungsträgertrennung am Gate, wenn die Photonenenergie größer als der Bandabstand ist).

Wenn der Thyristor im Zentrum getriggert wird und in der Mitte zuerst durchschaltet, kommt es zu einem Spannungsabfall in radialer Richtung, da er im außen liegenden Kathodenbereich immer noch sperrt. Daher dienen Längswiderstände zur Strombegrenzung in radialer Richtung. Der Widerstand bestimmt dann auch die Durchschaltzeit bzw. den Zündverzögerung zwischen innen und außen. Damit beeinflusst er auch die erlaubte Stromsteilheit (z.B. 5 kA/μs bei f = 50 Hz, 2 kA/μs bei f = 300 Hz, 10 kA/μs bei Einzelpuls). Da diese thermischen Verluste einschaltbedingt sind, existiert ein Zusammenhang zwischen erlaubter Stromsteilheit und der Schaltfrequenz.

Der lichtgetriggerte Thyristor ist für den Einsatz im Ventil einer HGÜ-Anlage (Hochspannungs-Gleichstrom-Übertragung) vorgesehen. Um die erforderlichen Sperrspannungen von einigen 100 kV zu erzielen, werden viele Thyristoren in Serie geschaltet. Wenn beim Durchschalten ein Thyristor nicht oder verspätet zündet, wird er durch Überspannung zerstört. Daher ist als Überspannungsschutz eine Funktion zum Zünden bei Überspannung integriert. Die runden Formen im Zentrum steuern das Feld so, dass bei einer Überspannung definierter Höhe eine Ladungsträgervielfachung und in Folge ein Lawinendurchbruch initiiert wird. So bekommt der Thyristor einen Gate-Stromimpuls zum Durchschalten.



## MOS Controlled Thyristor (MCT)



EISys Folie 9

Dr.-Ing. M. Sack

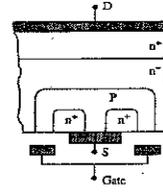
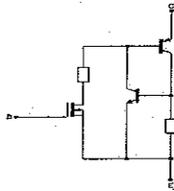
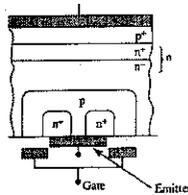
Beim MOS-Controlled Thyristor wurde die Vierschichtfolge der Thyristorstruktur um einen p-Kanal- und einen n-Kanal-MOSFET ergänzt. Die Steuerströme für die Thyristorstruktur werden durch die MOSFETs aufgebracht, die wiederum spannungsgesteuert sind.

Aus dem Ersatzschaltbild wird die prinzipielle Funktion deutlich: Ein p-Kanal-MOSFET verbindet den Anodenanschluss mit der Basis des pnp-Transistors. Liegt an seinem Gate eine bezüglich der Anode des MCT negative Spannung an, schaltet er durch. Die Thyristorstruktur wird dadurch eingeschaltet. Beim Unterschreiten des Haltestroms sperrt der MCT wieder.

Im Gegensatz zum Thyristor ist der MCT über sein Gate abschaltbar. Ein n-Kanal-MOSFET verbindet die Anode des MCT mit der Basis des pnp-Transistors. Bei einer bezüglich der Anode positiven Spannung am Gate schaltet dieser Transistor durch und schließt so dessen Basis-Emitter-Strecke kurz. Der pnp-Transistor sperrt daraufhin und damit auch die Thyristorstruktur. Wegen der Speichereigenschaft der Thyristorstruktur sind zum Austeuern nur Impulse notwendig.

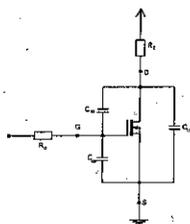
Das linke Bild zeigt die Schichtfolge. Der n-Kanal-MOSFET wird gebildet durch das Gate und die p-Sperrschicht (6), der p-Kanal-MOSFET durch das Gate und die n-Schicht (2).

### Insulated Gate Bipolar Transistor (IGBT) und MOSFET

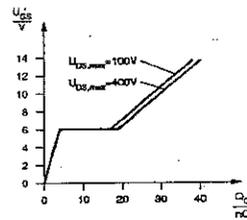


- pnpn-Schichtfolge ergänzt um n-Kanal-MOSFET
- Aber: Basis-Emitter-Strecke der npn-Struktur kurzgeschlossen
- Spannungsgesteuert
- Abschaltbar, Schaltverhalten ähnlich dem eines MOSFETs

- Drainseitige n+-Schicht statt kollektorseitiger p+-Schicht (IGBT)
- Daher: Höherer Durchgangswiderstand als beim IGBTs



- Parasitäre Kapazitäten: Umladung beim Einschalten
- Ladungsbedarf beim Einschalten:
  1. Aufladung von  $C_{GE}$
  2. Umladung von  $C_{DG}$ : Durchschalten (Miller-Effekt: Scheinbare Vergrößerung von  $C_{DG}$  durch Umladung)
  3. weitere Aufladung von  $C_{GE}$  und  $C_{DG}$
- DC: Leistungslose Ansteuerung
- Schnelles Schalten: Hoher Leistungsbedarf



Der Insulated Gate Bipolar Transistor (IGBT) besitzt ebenfalls eine pnpn-Schichtfolge, ergänzt um einen n-Kanal-MOSFET. Jedoch ist die Basis-Emitter-Strecke der npn-Struktur kurzgeschlossen. Die Emitter-Metallisierung überbrückt die p- und die n-Schicht, so dass zwischen diesen Schichten nur der sehr kleine Widerstand dieser Kontaktierung wirkt.

Das Schaltverhalten des IGBT ähnelt dem eines MOSFETs, die Anordnung ähnelt einem Komplementär-Darlington Transistor.

Der MOSFET unterscheidet sich in der Schichtfolge nur darin, dass drainseitig eine n+-Schicht liegt im Gegensatz zur kollektorseitigen p+-Schicht des IGBTs. Da somit der Bipolartransistor fehlt, besitzt der MOSFET einen höheren Durchgangswiderstand als ein vergleichbarer IGBT.

Im Schaltverhalten ähneln sich MOSFET und IGBT. Das untere linke Bild zeigt einen idealen MOSFET mit den zusätzlichen bauartbedingten Kapazitäten  $C_{DG}$ ,  $C_{GS}$  und  $D_{DS}$  sowie externem Drain- und Gate-Widerstand zum Aufbau einer Schaltstufe. Das rechts stehende Diagramm zeigt die Gate-Source-Spannung in Abhängigkeit von der zur Ansteuerung benötigten Ladung: Bis ca. 6 V verläuft der Anstieg linear. Es schließt sich ein Bereich an, in dem die Gate-Source-Spannung nahezu konstant bleibt, obwohl Ladung ins Gate fließt (nur unmerklich geringer Anstieg). In diesem Bereich sinkt die Drain-Source-Spannung ab und  $C_{DG}$  wird entsprechend von  $(U_{DS} - U_{GS})$  auf ca.  $U_{GS}$  umgeladen.  $D_{DG}$  erscheint damit vergrößert. Diesen Effekt nennt man Miller-Effekt. Nach erfolgter Durchschaltung steigt die Gate-Source-Spannung wieder entsprechend der einfließenden Ladung. Die während der Durchschaltung in die Basis fließende Ladung ist von der zu schaltenden Drain-Source-Spannung abhängig.

Betrachten wir das Schaltverhalten genauer:

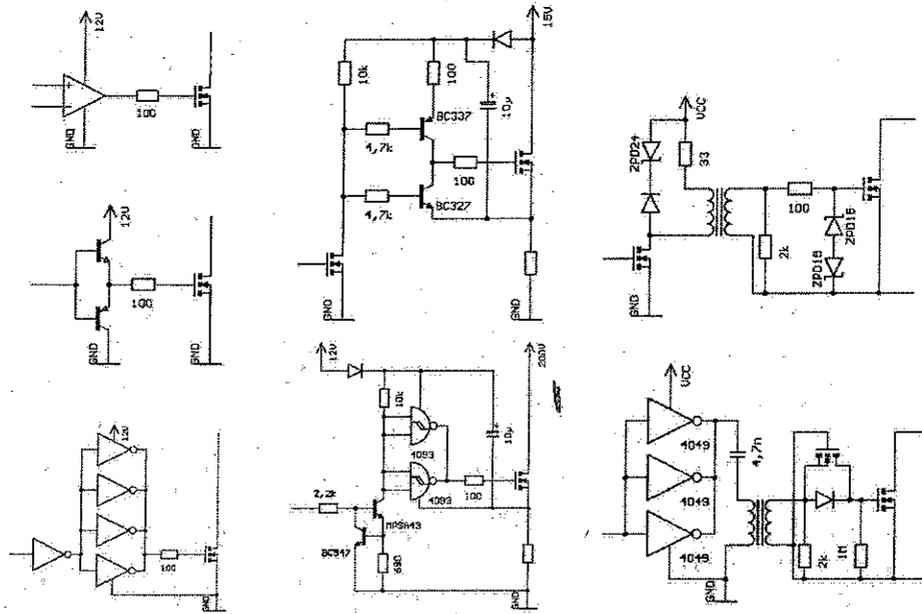
die parasitären Kapazitäten am MOSFET lassen sich zusammenfassen zur Eingangskapazität  $C_{iss} = C_{GS} + C_{GD}$  und zur Ausgangskapazität  $C_{oss} = C_{DS} + C_{GD}$ , die sog. Rückwirkungskapazität  $C_{rss} = C_{GD}$ . Die Werte sind abhängig von der Drainspannung. Im Datenblatt sind üblicherweise die Werte bei 25 V angegeben. Bei kleineren Spannungen erhält man höhere Werte.

Schalten von ohmschen Lasten (mit Rechteckspannung am Gate-Vorwiderstand):

Einschalten: Zunächst ist der MOSFET ausgeschaltet und  $U_{GS}$  steigt an,  $C_{iss}$  wird aufgeladen. Beim Erreichen von  $U_{GS,off}$  beginnt der Drainstrom zu fließen,  $U_{DS}$  fällt und über  $C_{DG}$  wird eine generative Ladung auf das Gate eingekoppelt. Der Gate-Treiber muss diese Ladung zusätzlich aufbringen.  $U_{GS}$  bleibt nahezu konstant, bis  $U_{DS}$  bis auf wenige Volt gefallen ist.  $C_{iss}$  und  $C_{oss}$  haben nun größere Werte, weil  $U_{DS}$  klein ist. Dies bewirkt den flacheren Anstieg von  $U_{GS}$ .

Ausschalten: Wird die Steuerspannung auf Null geschaltet, fließt zunächst ein Entladestrom durch den Gate-Vorwiderstand. Wenn der Transistor den Sättigungsbereich verlässt und  $U_{DS}$  ansteigt, kommt es zu einer Einkopplung von Ladungen auf das Gate, der den Anstieg von  $U_{DS}$  abflacht (Miller-Effekt). Mit steigender Drain-Source-Spannung verkleinern sich die Kapazitäten wieder. Wenn  $U_{DS}$  die Betriebsspannung erreicht, sperrt der Transistor vollständig, das Gate wird vollständig entladen.

## Gate-Ansteuerschaltungen für MOSFETs und IGBTs



EISys Folie 11

Dr.-Ing. M. Sack

## Gate-Ansteuerung:

Im stationären Fall ist die Gate-Ansteuerung leistungslos. Für ein schnelles Schalten müssen die wirksamen Gate-Kapazitäten (Eingangskapazität) jedoch möglichst schnell geladen bzw. entladen werden, so dass kurzzeitig ein vergleichsweise hoher Leistungsbedarf erforderlich ist. Ein schnelles Schalten hält die Schaltverluste im Lastpfad des Transistors klein. Bei getaktetem Betrieb skaliert der Energiebedarf für die Ansteuerung mit der Schaltfrequenz.

Eine schnelle Umladung der Eingangskapazität wird durch einen niederinduktiven Aufbau des Gate-Ansteuerkreises unterstützt. Die Eingangskapazität des Transistors bildet zusammen mit der Zuleitungsinduktivität des Gate-Kreises einen Schwingkreis. Nach dem Schalten des Treibers steigt der Strom im Gate-Kreis so lange an, bis die Gate-Spannung gleich der Ausgangsspannung des Treibers ist, typischerweise ca. 15 V. Die Gate-Source-Strecke besitzt üblicherweise eine Spannungsfestigkeit von ca. 20 V (absolute maximum rating laut Datenblättern). Ohne Bedämpfung des Gate-Kreises treibt die induktiv gespeicherte Energie die Gate-Source-Spannung über diese Grenze hinaus. Daher wird zur Bedämpfung ein Widerstand vor das Gate geschaltet. Für ein schnelles Schalten legt man ihn auf den aperiodischen Grenzfall aus oder lässt noch leichtes Überschwingen innerhalb der erlaubten Gate-Source-Spannung zu. Bei schnell schaltenden Leistungs-MOSFETs (Anstiegszeit im Bereich weniger Nanosekunden) sitzt der Gate Treiber direkt benachbart zum MOSFET und ist durch eine Streifenleitung verbunden. Die Gehäuseanschlüsse sind für die SMD-Montage entsprechend gestaltet.

## Die Folie zeigt verschiedene Gate-Ansteuerkreise:

Für einfache, langsam schaltende Anwendungen eignet sich ein Operationsverstärker als Treiber. Er liefert nur einen geringen Steuerstrom (ca. 20 mA), die Schaltzeit liegt dann im Bereich von ca. 50  $\mu$ s (bzw. Schaltfrequenz < 1kHz).

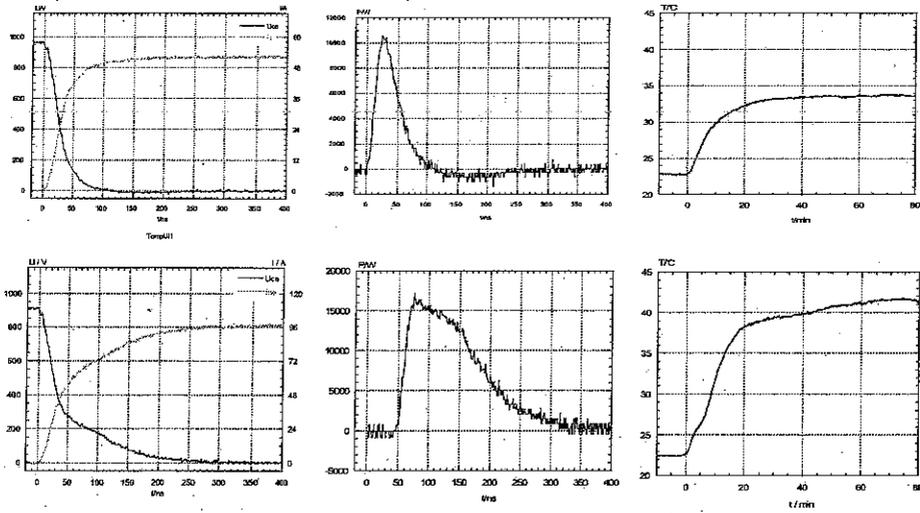
Ein Transistor-Treiber mit komplementärer Kollektorschaltung liefert – je nach Transistortyp – ca. 300 mA bis 2 A, was bereits für Schaltzeiten in der Größenordnung von 50 ns ausreicht.

Bei der Parallelschaltung von CMOS-Gattern als Treiber erhält man Gate-Ströme bis ca. 100 mA.

Um einen IGBT oder MOSFET auf Potential zu treiben (sog. high side driver) ist eine zusätzliche Isolierung erforderlich. Bei repetierendem Schalten kann die Versorgung aus dem Lastkreis geschehen. Im Beispiel im mittleren oberen Bild schalten zwei Komplementärtransistoren abwechselnd. Ein MOSFET dient der Signalübertragung auf Potential. Die Zeit, die der Leistungs-MOSFET eingeschaltet bleiben kann, ist begrenzt, da er die Schaltung kurzschließt. Daher dient ein Kondensator zur Energieversorgung der Treiberstufe während dieser Zeit. Nach dem Ausschalten wird der Kondensator über die Diode und die Last wieder nachgeladen. Da die Treiberschaltung direkt aus der Spannungsquelle der Last versorgt wird, ist die Betriebsspannung auf das Niveau der Ansteuerung begrenzt. Dieser Nachteil wird durch eine separate Versorgung (siehe Bild Mitte-unten) umgangen. In diesem Beispiel erfolgt die Ansteuerung des Leistungstransistors über CMOS-Treiber. Zur Signalübertragung auf Potential dient eine Stromquelle, die aus zwei Bipolartransistoren aufgebaut ist. Die Stromquelle sorgt für einen konstanten Spannungsabfall am 10 k $\Omega$ -Widerstand trotz schwankenden Source-Potentials. Auch bei dieser Schaltung ist die Einschaltdauer begrenzt, da sie beim Einschalten der Quelle durch die dann sperrende Diode von der Spannungsquelle getrennt wird. Die Versorgung übernimmt in dieser Zeit ein Kondensator. Die zulässige Einschaltzeit ist abhängig vom Stromverbrauch der Gate-Ansteuerschaltung und der erforderlichen minimalen Betriebsspannung, die den zulässigen Entladungsgrad des Kondensators bestimmt. Beim Abfallen der Gate-Spannung wird der Leistungs-MOSFET in den linearen Bereich gesteuert und die Verluste steigen an.

Ist eine galvanische Trennung zwischen Ansteuer- und Lastkreis erforderlich, bietet sich der Einsatz eines Übertragers an. Das Gate ist mittels Avalanche-Dioden gegen Induktionsspitzen geschützt. Beim Abschalten wird primärseitig die Spannung über der Übertrager auf 24 V begrenzt (statt auf 0,7 V durch eine einfache Freilaufdiode). So entsteht auf der Sekundärseite ein negativer Ausgangsimpuls, der das Gate noch schneller ausräumt. Die Einschaltzeit ist begrenzt durch die Größe der Hauptinduktivität bzw. die Sättigung des Kerns (...)

## IGBT: Schaltverluste



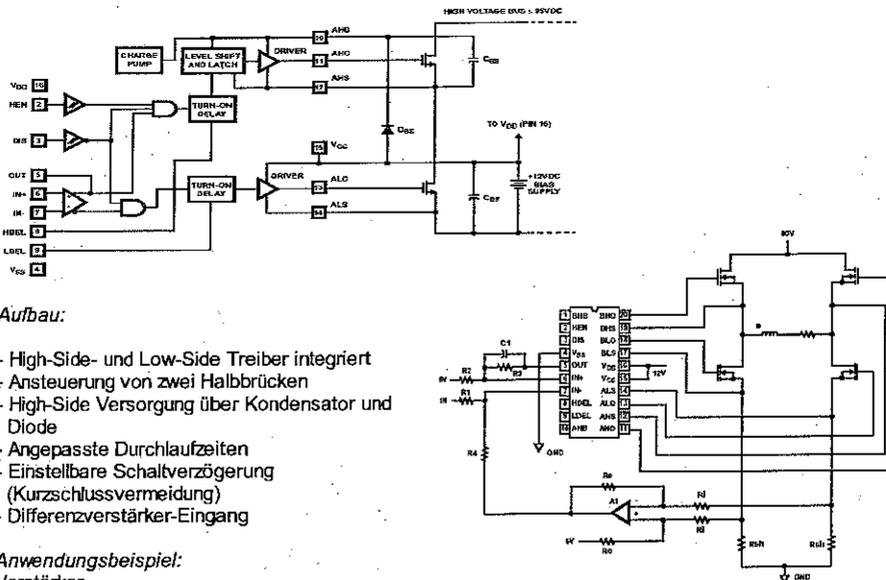
Betrieb mit 10 Hz

(...) Ist bei galvanischer Trennung eine längere Einschaltzeit gefordert, kann man die Ladungen im Gate speichern (siehe Bild rechts-unten). Beim Einschalten der CMOS-Treiber auf der Primärseite des Übertragers entsteht durch das Aufladen der Kondensators in Serie zur Primärspule des Übertragers ein positiver Spannungsimpuls. Dieser lädt sekundärseitig über die Diode das Gate auf. Die Ladung bleibt über die Einschaltzeit erhalten. Eine Entladung über den 1 MOhm-Widerstand sei für die betrachtete Einschaltzeit vernachlässigbar. Der 1M Ohm-Widerstand verbindet im ausgeschalteten Zustand das Gate hochohmig mit Masse, damit eine Selbstaufladung des hochohmigen Gate nicht zum Einschalten führt. Beim Ausschalten der CMOS-Treiber entsteht umgekehrt ein negativer Impuls. Dieser schaltet sekundärseitig den Entlade-MOSFET, so dass die Gate-Ladung abfließen kann.

Die Folie zeigt das Einschaltverhalten eines IGBT bei ohmscher Last nahe seiner spezifizierten elektrischen Parameter (950 V, 50 A, obere Reihe) und bei Überstrom (950V, 96 A, untere Reihe). Der IGBT wurde mit 10 Hz zur Entladung eines Kondensators repetierend betrieben. Die maximale Verlustleistung tritt beim Schalten auf, wenn noch eine abnehmende Spannung am IGBT anliegt, und der Strom bereits zu fließen beginnt. Im Beispiel tritt einen momentane Verlustleistung von 10,5 kW auf.

Schaltet man einen Überstrom ein, so verlangsamt sich das Durchschalten, entsprechend steigen die Verluste und die Gehäusetemperatur.

## Integrierter MOSFET-Treiber

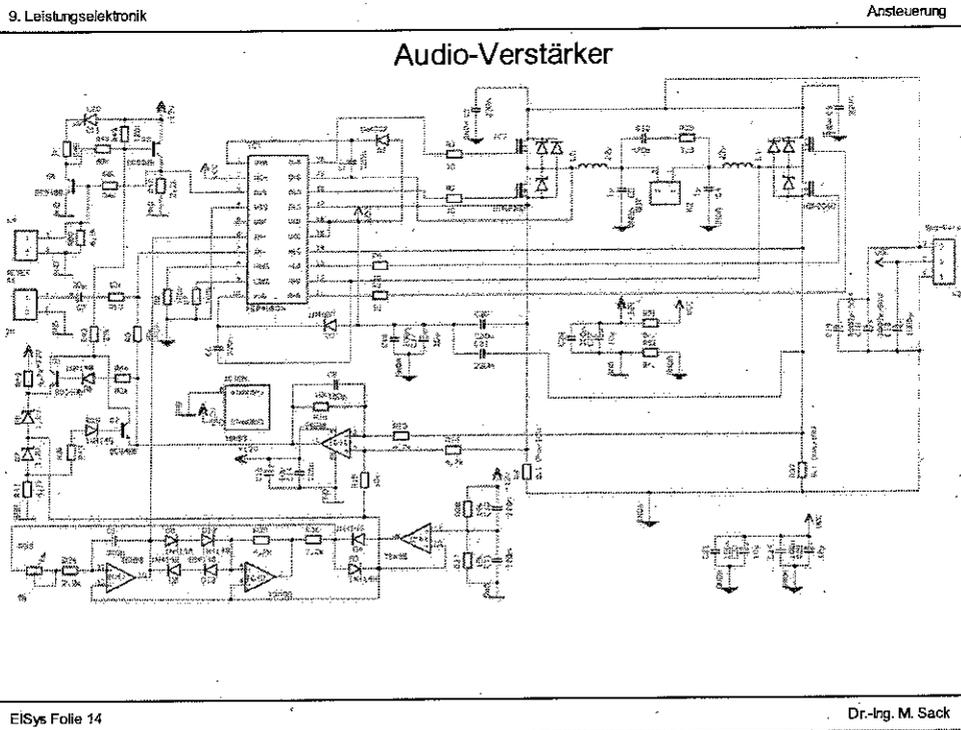
**Aufbau:**

- High-Side- und Low-Side Treiber integriert
- Ansteuerung von zwei Halbbrücken
- High-Side Versorgung über Kondensator und Diode
- Angepasste Durchlaufzeiten
- Einstellbare Schaltverzögerung (Kurzschlussvermeidung)
- Differenzverstärker-Eingang

**Anwendungsbeispiel:**  
Verstärker

Integrierte Treiber vereinfachen den Schaltungsentwurf. Die Folie zeigt beispielhaft einen Treiber für eine Vollbrücke, mit dem ein Class-D-Audioverstärker aufgebaut werden kann. Während bei herkömmlichen Leistungsverstärkern die Transistoren im linearen Bereich betrieben werden und damit größere Verluste entstehen können, werden die Leistungstransistoren beim Class-D-Verstärker geschaltet betrieben. Die Schaltfrequenz beträgt ca. 200 kHz und liegt damit genügend oberhalb der zu übertragenden Frequenzen. Die Aussteuerung geschieht über Pulsweitenmodulation. Der Lautsprecher ist durch die Serienschaltung aus Spule und Widerstand angedeutet. Das IC enthält einen Komparator mit zugänglichem Ausgangssignal (Pin 5), der über eine externe RC-Beschaltung als Integrator zum Rechteck-Dreieck-Generator ergänzt werden kann. Das Eingangssignal wird über R1 aufgeschaltet. Zur Regelung des Ausgangsstroms wird der Strom in beiden Halbbrücken zweigen über zwei Shunts ( $R_{sh}$ ) erfasst, zum Gesamtstrom addiert und über R4 die Differenz zum Eingangssignal gebildet. Das Differenzsignal wird dem Komparatoreingang zur Beeinflussung der Pulsweitenmodulation zugeleitet, somit ist die Regelschleife geschlossen.

Das IC besitzt angepasste Durchlaufzeiten für beide Halbbrücken. Außerdem kann die Schaltverzögerung zwischen Aus- und Einschalten der Transistoren eines Brückenzeigs eingestellt werden, um die Freierdezeiten der eingesetzten MOSFETS zu berücksichtigen.



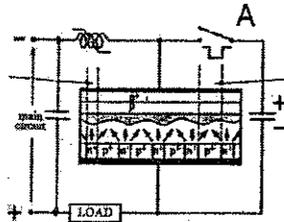
Diese Schaltung zeigt einen verfeinerten Entwurf des Class-D-Verstärkers.

Ausgangssseitig vor dem Lautsprecher ist ein Tiefpass (2. Ordnung) angeordnet, der die Schaltfrequenz zurückhält, um eine Abstrahlung über die Lautsprecheranschlussleitung zu verhindern. Der Rechteck-Dreieck-Generator ist mit Hilfe von Operationsverstärkern realisiert, um eine bessere Linearität zu erzielen.

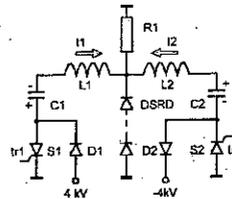
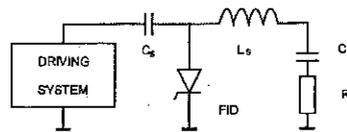
Die Masse der Schaltung sowie die 12V-Versorgung ist in zwei Netze aufgeteilt, die nur an einem Punkt miteinander verbunden sind. Ein Netz dient der Signalvorverarbeitung (Ansteuerung), das andere ist der Leistungsseite einschließlich Gate-Ansteuerung zugeordnet. Die Netze sind in sich ebenfalls sternförmig geroutet. Die Verbindung beider Netze ist nahe des Gate-Ansteuerungs-ICs, wo die Ansteuersignale für die MOSFETs und das Analogsignal aufeinandertreffen. Gate-Ansteuerung und Leistungskreis sind nur bei den Source-Anschlüssen bzw. Shunts der beiden Halbbrücken miteinander verbunden. So ist sichergestellt, dass Steuerkreis und Lastkreis nur über eine möglichst kurze Strecke auf einer gemeinsamen Leitung geführt sind. Insbesondere bei Anwendungen mit höherem Strom besteht sonst die Gefahr einer galvanischen Einkopplung in den Gate-Steuerkreis durch einen Spannungsabfall durch den Laststrom. Leistungshalbleiter für größere Leistungen (z.B. IGBTs, Thyristoren) besitzen daher zwei Source- bzw. Kathodenanschlüsse, die nahe an der Halbleitertafel zusammengeführt sind; ein Anschluss für den Lastkreis und ein Anschluss für die Ansteuerung. Um eine Schleifenbildung zu vermeiden, empfiehlt es sich, solche Bauteile galvanisch getrennt anzusteuern.

Die Leistungs-MOSFETs sind zur Wärmeabfuhr auf Kühlkörper montiert. Beim TO220-Gehäuse und ähnlichen Gehäusen ist der mittlere Anschluss (üblicherweise drain) mit der Kühlfahne verbunden. Der Drain-Anschluss der MOSFETs zur Masseseite hin erfährt den Spannungshub der Halbbrücke, der über die Streukapazitäten zum Kühlkörper auf diesen übertragen werden kann. Üblicherweise werden die Leistungshalbleiter elektrisch isoliert auf dem Kühlkörper montiert. Um eine Abstrahlung oder Einkopplung in andere Schaltungsteile zu vermeiden, sollte der Kühlkörper gut mit Schaltungsmasse verbunden sein.

## Reverse Switched Dynistor (RSD)



- Aufbau: pnpn-Struktur (ähnlich Thyristor)
- Viele abwechselnd angeordnete Transistor- und Thyristorbereiche
- Zweipol
- Einschalten durch kurzzeitige Spannungsumkehr (Ladungsträgerinjektion aus n<sup>+</sup>-Emittlern)
- Anwendung: Pulsleistungstechnik
- Bis zu 270 kA bei  $di/dt = 80 \text{ kA}/\mu\text{s}$

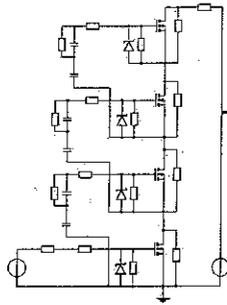


Zum gepulsten Schalten größerer Lasten eignet sich ein Reverse Switched Dynistor (RSD). Der RSD ist ein Zweipol, der durch eine kurzzeitige Umpolung der anliegenden Spannung durchgeschaltet wird. Er besteht aus vielen abwechselnd angeordneten Transistor- und Thyristorbereichen.

Im sperrenden Zustand liegt die Spannung am mittleren in Sperrrichtung gepolten pn-Übergang an. Nach dem Umpolen der Spannung zwecks Triggern geschieht das Durchschalten wie folgt: Der n<sup>+</sup>-p-Überhang (im Bild oben) bricht schon bei kleiner Spannung durch und es fließt ein Triggerstrom durch die n<sup>+</sup>-Emittler (im Bild unten). Dadurch injizieren diese Emittler Elektronen-Loch-Paare in den n-Halbleiter. Das Elektron-Loch-Plasma bildet dort eine Plasmafront, die sich breitflächig in Richtung Kollektor bewegt. Wenn der Triggerstrom wieder zu Null abgeklungen ist, leigt die zu schaltende Spannung erneut an und die im n-Gebiet vorhandenen Löcher dringen in die p-Schicht ein. Dadurch erfolgt eine breitflächige Elektroneninjektion von der kathodenseitigen n<sup>+</sup>-Schicht her und der RSD beginnt durchzuschalten. Im Gegensatz zum Thyristor erfolgt das durchschalten simultan auf dem gesamten Bauteilquerschnitt.

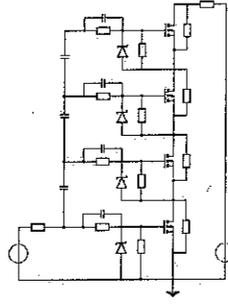
Um einen steil ansteigenden Spannungspuls zu erzeugen, kann man Dioden als Öffnungsschalter verwenden. Das Bild rechts unten zeigt eine solche Anordnung. Nach dem Einschalten der beiden Thyristoren schließt sich der Stromkreis von den beiden geladenen Kondensatoren über die beiden Spulen durch den Durchlassrichtung gepolten Diodenstack. In der ersten Halbschwingung des Stroms werden die pn-Übergänge der Dioden mit Ladungsträgern überflutet, sie schalten durch. Sobald der Strom sich umkehrt, werden die Ladungsträger aus den pn-Übergängen ausgeräumt. Bis dieser Vorgang abgeschlossen ist, führen die Dioden in Rückwärtsrichtung den Strom. Schließlich kommt es zu einer abrupten Stromunterbrechung. Die Stromunterbrechung bewirkt in den Spulen einen steilen Spannungsanstieg, der als Puls am Lastwiderstand R<sub>L</sub> anliegt. Die Schaltung wird so ausgelegt, dass der Strom durch die Spulen nahe seines Maximums ist, wenn die Dioden abschalten.

## Serienschaltung von MOSFETs und IGBTs

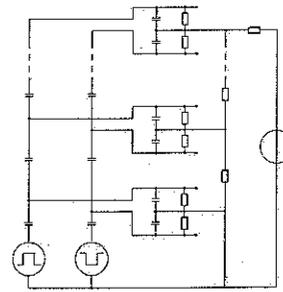


Kapazitive Ansteuerung  
mittels Stützkette

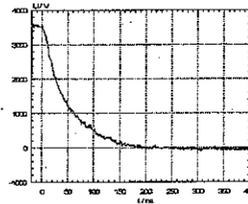
*Super has code*



Kapazitive Ansteuerung  
mittels Schubkette



Zwei Schubketten zur Ansteuerung  
einer aktiven Triggerschaltung



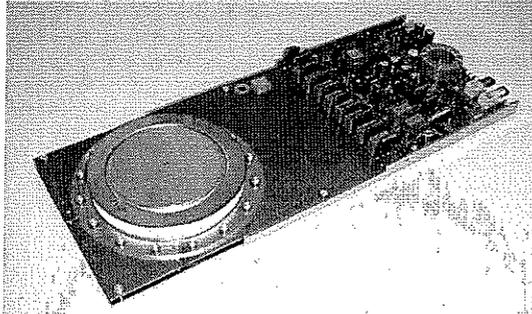
Zum Schalten höherer Spannungen kann man MOSFETs und IGBTs in Serie schalten. Verschiedene Ansteuerungen sind möglich:

Bei der kapazitiven Ansteuerung mittels Stützkette wird der unterste MOSFET direkt geschaltet. Die Gate-Spannung des nächst höheren MOSFETs wird über einen Kondensator gestützt, während das Source-Potential absinkt. Der Transistor schaltet in der Art einer Gate-Schaltung (Ansteuerung über Source bei konstantem Gate) durch. Die Schaltwelle breitet sich so über die ganze Kette aus. Varistoren über den MOSFETs dienen dem Überspannungsschutz und symmetrieren die Spannung im ausgeschalteten Zustand.

Die Schubkette ermöglicht das gleichzeitige Einschalten der MOSFETs. Der Einschaltimpuls liegt gleichzeitig an allen Gates an. Die Schaltung benötigt eine höhere Ansteuerleistung und einen aufwändigeren Überspannungsschutz für die Steuerseite.

Um die Schaltzeiten der einzelnen Stufen für schnelles Schalten aneinander anzupassen, kann man auf jeder Stufe einen Treiber vorschalten, der die Einstellung der Schaltverzögerung erlaubt. Das Schaltsignal wird dabei differentiell über zwei Schubketten übertragen.

## Integrated Gate Control Thyristor (IGCT)



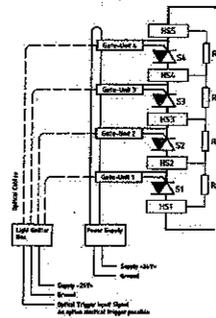
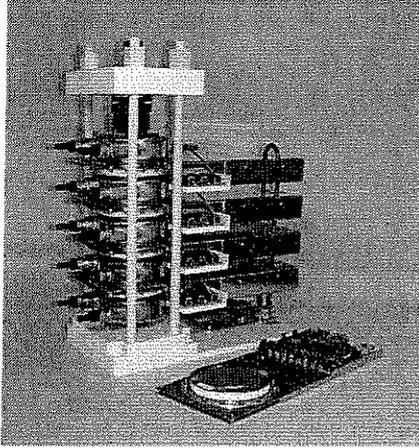
- Gate-Ansteuerung auf Baugruppe integriert
- Ansteuerung über mehrere MOSFET-Treiber
- Triggerung über LWL

| Eupec T 1501 N<br>(Phase Control Thyristor)     | ABB 5SPY 36L4502<br>(High Current Thyristor Switch) |
|---|---|
| $V_{DRM} = 7 - 8 \text{ kV}$                    | $V_{DRM} = 4,5 \text{ kV}$                          |
| $V_{RRM} = V_{DRM}$ (symmetrisch)               | $V_{RRM} = 18 \text{ V}$ (unsymmetrisch)            |
| $I_{TSM} = 45 \text{ kA} / t_r = 10 \text{ ms}$ | $I_{TSM} = 140 \text{ kA} / t_r = 50 \mu\text{s}$   |
| $I_{TRMSM} = 4000 \text{ A}$                    |   |
| $di/dt_r = 300 \text{ A}/\mu\text{s}$           | $di/dt_r > 10 \text{ kA}/\mu\text{s}$               |

Für schnelle Schaltanwendungen gibt es Thyristoren, bei denen die Gate-Ansteuerung schon integriert ist (IGCT: Integrated Gate Control Thyristor). Bei diesen Thyristoren ist die Gate-Struktur tannenbaumartig stark verzweigt, um ein schnelles Durchschalten zu ermöglichen. Die auf der Baugruppe integrierte Gate-Ansteuerung besitzt mehrere parallel geschaltete Treiberstufen, die den Zündimpuls an mehreren Gate-Anschlüssen entlang des Umfangs der Thyristortablette einkoppeln. Das Triggersignal wird der Ansteuerschaltung mittels Lichtwellenleiter zugeführt.

Die Tabelle stellt beispielhaft die Daten eines langsamen Thyristors für Netzanwendungen (Phasenanschnittsteuerung) und eines IGCTs für Pulsleistungsanwendungen gegenüber.

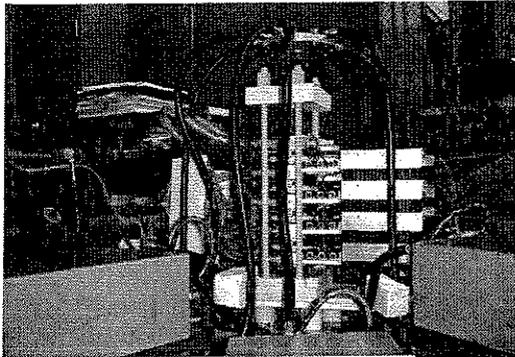
## Halbleiterschließschalter aus IGBTs für Pulsleistungsanwendungen



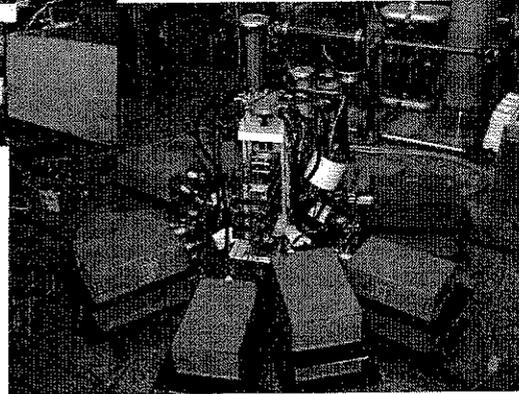
- Zusammenschaltung aus 4 IGBTs
- Wasserkühlung
- Symmetrierung über Widerstände
- Gate-Ansteuerung über Stromquelle transformatorisch versorgt, Isolation über Hochspannungskabel

Zum Schalten höherer Spannungen werden einzelne IGBTs zu einem Stack verschaltet. Zwischen den IGBTs sind Wasserkühler eingebaut. Im ausgeschalteten Zustand wird die anliegende Spannung über Widerstände symmetriert. Die Versorgung der Gate-Ansteuerelektronik kann entweder aus dem Symmetrierungsstrom gewonnen werden, oder die Gate-Ansteuerschaltungen werden über eine Wechselstromquelle transformatorisch versorgt. Dazu sitzt auf jeder Baugruppe ein Ferritring mit Empfangsspule, durch den ein Hochspannungskabel geführt ist. Der eingepreßte Strom induziert dann sekundärseitig die Versorgungsspannung.

## Stoßstromkreis zur Prüfung des Halbleiterschließ Schalters



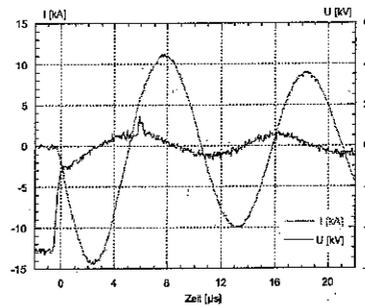
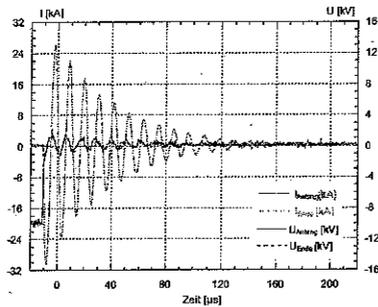
- Kondensatorbank kreisförmig angeordnet:  
gleiche Induktivitäten in allen Zweigen
- Kurvenform: gedämpfte Schwingung
- Strommessung mittels Shunt
- Spannungsmessung mittels zweier Teiler  
(Differenzmessung)
- LC-Tiefpass zum Schutz des Ladegeräts



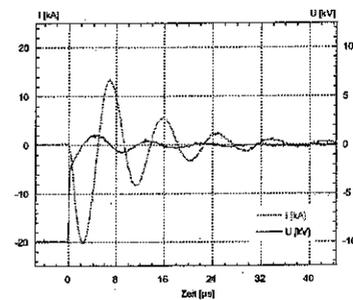
Für einen Funktionstest wurde ein 4-stufiger IGBT-Stack mit einem Pulskreis verbunden. Die Kondensatorbank ist kreisförmig angeordnet, um gleiche Induktivitäten in allen Zweigen zu erzielen. Es stellt sich als Kurvenform eine gedämpfte Schwingung ein. Die Strommessung erfolgte mittels Shunt, die Spannungsmessung differentiell über dem Schalterstack mittels zweier Teilern. Ein RLC-Tiefpass diente zum Schutz des Ladegeräts bei Spannungsumkehr.

Bedingt durch die Messabgriffe waren mehrere galvanische Verbindungen zum Versuchsaufbau notwendig. Um Beeinflussungen durch induzierte Spannungen gering zu halten, wurden die Anschlussleitungen doppelt geschirmt und gebündelt.

## Spannung- und Stromverläufe



- Obere Bilder: Thyristorschalter mit integrierten antiparallelen Dioden
- Unteres Bild: Thyristorschalter mit verlängerter Ladungsträgerlebensdauer, ohne Diode
- Betrieb mit einer Repetitionsrate von 15 Hz



Diese Folie zeigt die gemessenen Spannungs- und Stromverläufe. Bei 10 kV Ladespannung wurde ein Scheitelstrom von ca. 32 kA bei ca. 10 µs Periodendauer erzielt:

Zunächst waren in die IGCTs Diodenstrukturen integriert, die den Strom in Rückwärtsrichtung übernehmen. Das obere rechte Bild zeigt die Stromübernahme von der Thyristor- auf die Diodenstruktur. In der ersten (negativen) Halbschwingung führt die Thyristorstruktur den Strom. Auch nach dem Nulldurchgang fließt der Strom durch den Thyristor weiter, bis die Ladungsträger ausgeräumt sind. Sobald der Thyristor sperrt, kommutiert der Strom auf die Diode. Der Strom ist durch die Induktivität des Lastkreises eingepreßt. Der pn-Übergang muss jedoch erst leitfähig werden (Durchschaltzeit). folglich kommt es kurzzeitig zu einem Spannungsabfall über der Diode (ca. 1 kV über dem gesamten Stack, ca. 250 V pro Diode). Dieser Spannungsabfall führte bei höherer Repetitionsrate zu so großen Verlusten, dass es innerhalb kurzer Zeit zu einer Zerstörung von zwei IGCTs kam. Zu Beginn der vierten Halbschwingung ist kein Spannungsabfall sichtbar. Dort war der pn-Übergang der Diode noch mit Ladungsträgern überschwemmt, so dass sie direkt den Strom wieder übernehmen konnte.

Um dennoch die Kurvenform schalten zu können wurden neue IGCTs hergestellt, bei denen auf die Diodenstruktur verzichtet wurde und statt dessen die Ladungsträgerlebensdauer auf ca. 50 µs erhöht wurde. Dadurch können die Thyristorstrukturen selbst für die benötigte kurze Zeit von 5 µs den Strom in Rückwärtsrichtung tragen. Als Nebeneffekt bleibt durch den Verzicht auf die Diodenstruktur mehr Platz für die Thyristorstruktur auf dem Silizium-Wafer. Das ermöglicht einen höheren Schaltstrom.